

SONY®

Semiconductor IC

**Data Book
1990**

コンパクトディスク

3) デジタル信号処理
CDL30シリーズ

製品名	機能	デジタル	デジタル	倍速対応	ページ
		フィルタ	アウト		
CXD1125Q CXD1125QZ	データ復調, RAM制御, エラー訂正, CLVサーボ		○		257
CXD1130Q CXD1130QZ	データ復調, RAM制御, エラー訂正, CLVサーボ	○			
CXD1135Q CXD1135QZ	データ復調, RAM制御, エラー訂正, CLVサーボ	○	○		294
CXD1241Q CXD1241QZ	データ復調, RAM制御, エラー訂正, CLVサーボ	○		○	
CXD1242Q CXD1242QZ	データ復調, RAM制御, エラー訂正, CLVサーボ	○	○	○	331
CXD1245Q	データ復調, RAM制御, エラー訂正, CLVサーボ		○		
CXD1246Q CXD1246QZ	データ復調, RAM制御, エラー訂正, CLVサーボ	○			331
CXD1247Q CXD1247QZ CXD1247R	データ復調, RAM制御, エラー訂正, CLVサーボ	○	○		

CDL35シリーズ

製品名	機能	RAM	デジタル	デジタル	倍速対応	ページ
		内蔵	フィルタ	アウト		
CXD1165Q	データ復調, RAM内蔵, エラー訂正, CLVサーボ	○		○		370
CXD1167Q CXD1167QZ CXD1167R	データ復調, RAM内蔵, エラー訂正, CLVサーボ	○	○	○	○	399

CDL40シリーズ

製品名	機能	RAM	デジタル	デジタル	倍速対応	ページ
		内蔵	フィルタ	アウト		
CXD2500Q CXD2500QZ	データ復調, RAM内蔵, 6重エラー訂正 デジタルCLVサーボ, バリアブルピッチ再生 レベルメータ, オートシーケンサ	○		○	○	433

4) デジタルフィルタ

製品名	機能	ページ
CXD1088AQ	中級機用 4fs, 104次, 16/18bit出力, 4モードフィルタ特性	479
CXD1144BP	高級機用 4/8fs, 293次, 16/18bit出力	486
CXD1162P	普級機用 4fs, 104次, 16bit出力, 4モードフィルタ特性	498
CXD1244S	中・高級機用 4/8fs, 213次, 16/18bit出力 アッテネートディエンファシス	511
CXD2550P	普級機用 4/8fs, 57次, 16/18bit出力 アッテネートディエンファシス	524
CXD2551M/P	普級機用 4/8fs, 57次, 16/18bit出力 アッテネートディエンファシス	533

CD用デジタル信号処理

概要

CXD1125Q/CXD1130Q/CXD1135Qは、コンパクトディスクプレーヤのデジタル信号処理用LSIで、以下の機能を有しています。

(CXD1125QZ/CXD1130QZ/CXD1135QZは、リード形状が異なるだけであり、機能は同等です。)

1. EFM-PLL回路によるビット・クロックの再生。
2. EFMデータの復調。
3. フレーム同期信号の検出、保護及び内挿。
4. 強力な誤り検出、訂正。
5. 平均値、又は前値ホールドによる補間。
6. サブコード信号の復調、及びサブコードQの誤り検出。
7. スピンドルモータのCLVサーボ。
8. 8ビットのトラッキング・カウンタ。
9. シリアルバスによるCPUインタフェース。
10. サブコードQ用レジスタ
11. デジタルフィルタ (CXD1130Q, CXD1135Q)
12. デジタルオーディオインタフェース用出力 (CXD1125Q, CXD1135Q)

特長

- 1チップで再生用のデジタル信号をすべて処理。
- アパーチャ補正型デジタルフィルタ内蔵。
(CXD1130Q, CXD1135Q)
- デジタルオーディオインタフェース用出力回路内蔵。
(CXD1125Q, CXD1135Q)

構造

CMOS IC

絶対最大定格

● 電源電圧	V_{DD}	-0.3~7.0	V
● 入力電圧	V_I	-0.3~7.0	V
● 出力電圧	V_O	-0.3~7.0	V
● 動作温度	T_{opr}	-20~+75	°C
● 保存温度	T_{stg}	-40~+125	°C
		($V_{SS}=0V$)	

推奨動作条件

● 電源電圧	V_{DD}	4.5 (最小) 5.00 (標準) 5.5 (最大)	V
● 入力電圧	V_{IN}	$V_{SS}-0.3$	$V_{DD}+0.3$ V
● 動作温度	T_{opr}	-20 (最小)	75 (最大) °C

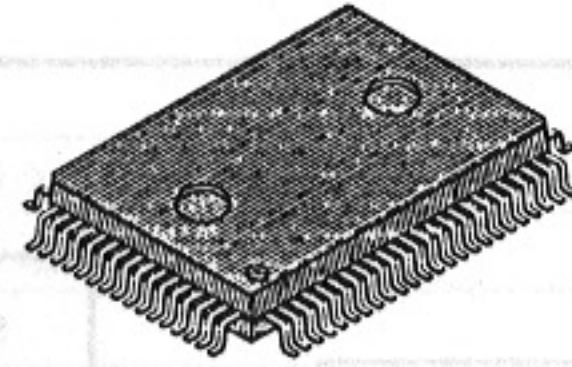
入力/出力容量

● 入力端子	C_I	12 (最大)	pF
● 出力端子	C_O	12 (最大)	pF

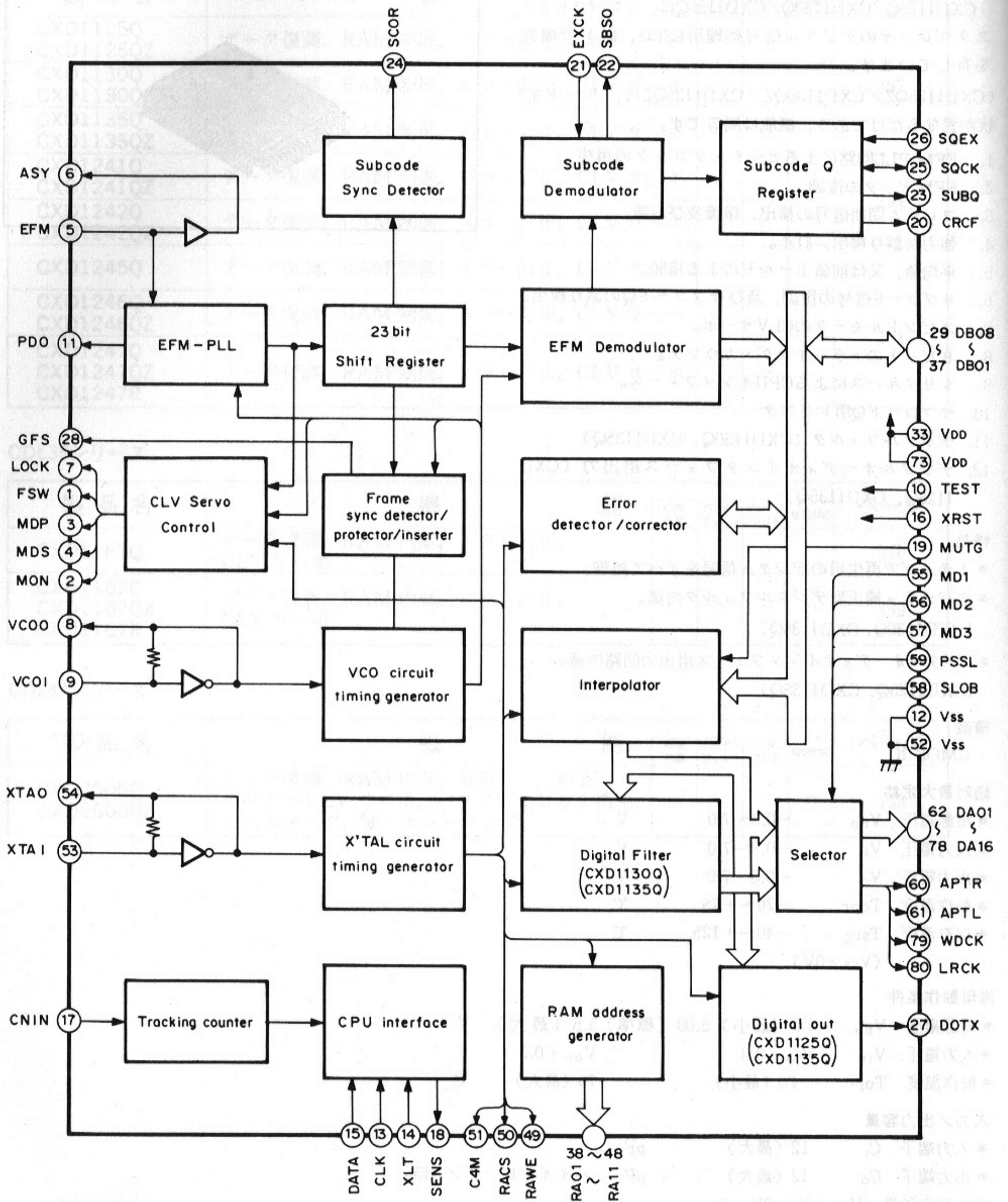
注) ハイインピーダンス時。

注) 測定条件: $V_{DD}=V_I=0V$
 $f_M=1MHz$

80 pin QFP (Plastic)



ブロック図



端子説明

端子番号	端子記号	I/O	端子説明
1	FSW	O	スピンドルモータの出力フィルタの時定数切換出力。
2	MON	O	スピンドルモータのON/OFFコントロール出力。
3	MDP	O	スピンドルモータのドライブ出力。CLV-Sモード時のラフ制御とCLV-Pモード時の位相制御。
4	MDS	O	スピンドルモータのドライブ出力。CLV-Pモード時の速度制御。
5	EFM	I	RFアンプからのEFM信号入力。
6	ASY	O	EFM信号のスライスレベルをコントロールするための出力。
7	LOCK	O	GFS信号をWFCK/16でサンプリングし“H”の場合は“H”を出力、8回連続で“L”の場合は“L”を出力。
8	VCOO	O	VCO出力。EFM信号にロックした時、 $f=8.6436\text{MHz}$ 。
9	VCOI	I	VCO入力。
10	TEST	I	(0V)
11	PDO	O	EFM信号とVCO/2との位相比較出力。
12	V _{SS}	—	GND (0V)
13	CLK	I	CPUからのシリアルデータ転送クロック入力。クロックの立ち上がりエッジでデータをラッチする。
14	XLT	I	CPUからのラッチ入力。8ビットシフトレジスタのデータ (CPUからのシリアルデータ) を各レジスタにラッチする。
15	DATA	I	CPUからのシリアルデータ入力。
16	XRST	I	システムリセット入力。“L”でリセット。
17	CNIN	I	トラッキングパルス入力。
18	SENS	O	アドレスに対応して、内部状態を出力。
19	MUTG	I	ミュート入力。内部レジスタAのATTMが“L”の時、MUTGが“L”でノーマル状態、“H”で無音状態。
20	CRCF	O	サブコードQのCRCチェックの結果を出力。
21	EXCK	I	サブコードのシリアル出力の為のクロック入力。
22	SBSO	O	サブコードのシリアル出力。
23	SUBQ	O	サブコードQ出力。
24	SCOR	O	サブコードシンクS0+S1出力。
25	SQCK	I/O	サブコードQの読みとりクロック。
26	SQEX	I	SQCKの選択入力。(P12, 27参照)
27	DOTX	O	デジタルアウト出力。(CXD1130QまたはDOオフ時は $\overline{\text{WFCK}}$ を出力)
28	GFS	O	フレームシンクのロック状態の表示出力。
29	DB08	I/O	外部RAMのデータ端子。DATA8 (MSB)
30	DB07	I/O	外部RAMのデータ端子。DATA7
31	DB06	I/O	外部RAMのデータ端子。DATA6
32	DB05	I/O	外部RAMのデータ端子。DATA5
33	V _{DD}	—	電源 (+5V)
34	DB04	I/O	外部RAMのデータ端子。DATA4
35	DB03	I/O	外部RAMのデータ端子。DATA3
36	DB02	I/O	外部RAMのデータ端子。DATA2
37	DB01	I/O	外部RAMのデータ端子。DATA1 (LSB)
38	RA01	O	外部RAMのアドレス出力。ADDR01 (LSB)
39	RA02	O	外部RAMのアドレス出力。ADDR02
40	RA03	O	外部RAMのアドレス出力。ADDR03

端子 番号	端子 記号	I/O	端子説明
41	RA04	O	外部RAMのアドレス出力。ADDR04
42	RA05	O	外部RAMのアドレス出力。ADDR05
43	RA06	O	外部RAMのアドレス出力。ADDR06
44	RA07	O	外部RAMのアドレス出力。ADDR07
45	RA08	O	外部RAMのアドレス出力。ADDR08
46	RA09	O	外部RAMのアドレス出力。ADDR09
47	RA10	O	外部RAMのアドレス出力。ADDR10
48	RA11	O	外部RAMのアドレス出力。ADDR11 (MSB)
49	RAWE	O	外部RAMへのライトイネイブル信号出力。("L"でアクティブ)
50	RACS	O	外部RAMへのチップセレクト信号出力。("L"でアクティブ)
51	C4M	O	X'talの分周出力。f=4.2336MHz
52	V _{SS}	—	GND (0V)
53	XTAI	I	X'tal発振回路入力。モード選択によりf=8.4672MHz又は16.9344MHz
54	XTAO	O	X'tal発振回路出力。モード選択によりf=8.4672MHz又は16.9344MHz
55	MD1	I	モード選択入力1
56	MD2	I	モード選択入力2
57	MD3	I	モード選択入力3
58	SLOB	I	オーディオデータ出力のコード切替入力。"L"で2'sコンプリメント出力, "H"でオフセットバイナリ出力。
59	PSSL	I	オーディオデータ出力のモード切替入力。"L"でシリアル出力。"H"でパラレル出力。
60	APTR	O	アパーチャ補正用コントロール出力。R-chの時"H"
61	APTL	O	アパーチャ補正用コントロール出力。L-chの時"H"
62	DA01	O	PSSL="H"の時DA01 (パラレル音声データのLSB) 出力。 PSSL="L"の時C1F1 出力。
63	DA02	O	PSSL="H"の時DA02 出力。PSSL="L"の時C1F2 出力。
64	DA03	O	PSSL="H"の時DA03 出力。PSSL="L"の時C2F1 出力。
65	DA04	O	PSSL="H"の時DA04 出力。PSSL="L"の時C2F2 出力。
66	DA05	O	PSSL="H"の時DA05 出力。PSSL="L"の時C2FL 出力。
67	DA06	O	PSSL="H"の時DA06 出力。PSSL="L"の時C2PO 出力。
68	DA07	O	PSSL="H"の時DA07 出力。PSSL="L"の時RFCK 出力。
69	DA08	O	PSSL="H"の時DA08 出力。PSSL="L"の時WFCK 出力。
70	DA09	O	PSSL="H"の時DA09 出力。PSSL="L"の時PLCK 出力。
71	DA10	O	PSSL="H"の時DA10 出力。PSSL="L"の時UGFS 出力。
72	DA11	O	PSSL="H"の時DA11 出力。PSSL="L"の時GTOP 出力。
73	V _{DD}	—	電源 (+5V)
74	DA12	O	PSSL="H"の時DA12 出力。PSSL="L"の時RAOV 出力。
75	DA13	O	PSSL="H"の時DA13 出力。PSSL="L"の時C4LR 出力。
76	DA14	O	PSSL="H"の時DA14 出力。PSSL="L"の時C2IO 出力。
77	DA15	O	PSSL="H"の時DA15 出力。PSSL="L"の時C2IO 出力。
78	DA16	O	PSSL="H"の時DA16 (パラレル音声データのMSB) 出力。 PSSL="L"の時DATA 出力。
79	WDCK	O	ストロブ信号出力。DFオン時176.4kHz, CXD1125QまたはDFオフ時88.2kHz。
80	LRCK	O	ストロブ信号出力。DFオン時88.2kHz, CXD1125QまたはDFオフ時44.1kHz。